

(11)Publication number : 2002-078321
(43)Date of publication of application : 15.03.2002

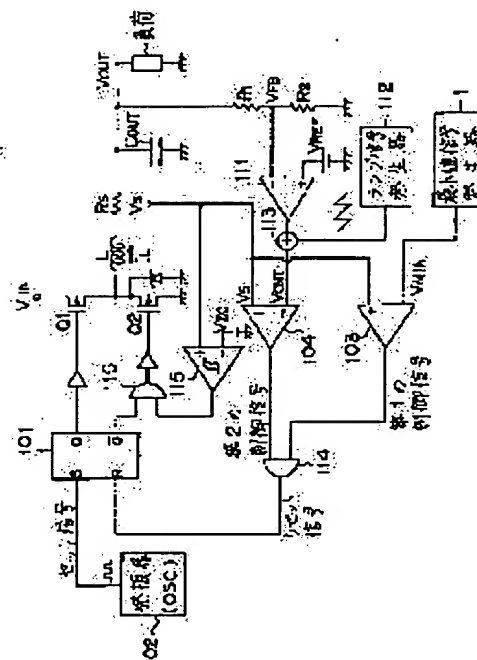
H02M 3/155

(71)Applicant : TOYOTA INDUSTRIES CORP

(72)Inventor : TATEISHI TETSUO
TSUJIMOTO YUICHI

(57)Abstract:

SOLUTION: If a switching element Q1 is in an on-state, coil current increases, and output voltage rises. If the switching element Q1 is at an off-state, the coil current decreases and the output voltage lowers. The switching element Q1 is operated in accordance with the state of a flip-flop 101. The flip-flop 101 is set by the output of an oscillator 102 and is reset on the basis of the coil current. In a period while the coil current is smaller than a current value which corresponds to a minimum value signal VMIN, the switching element Q1 continues its on-state. The level of the minimum value signal VMIN decreases with the passage of time, while the switching element Q1 is controlled to be in the on-state.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2002-78321
(P2002-78321A)

(43) 公開日 平成14年3月15日 (2002.3.15)

(51) Int.Cl.

識別記号

F I

テーマコード (参考)

H 0 2 M 3/155

H 0 2 M 3/155

H 5 H 7 3 0

審査請求 未請求 請求項の数 3 O L (全 8 頁)

(21) 出願番号 特願2000-260834 (P2000-260834)

(22) 出願日 平成12年8月30日 (2000.8.30)

(71) 出願人 000003218

株式会社豊田自動織機

愛知県刈谷市豊田町2丁目1番地

(72) 発明者 立石 哲夫

愛知県刈谷市豊田町2丁目1番地 株式会
社豊田自動織機製作所内

(72) 発明者 辻本 裕一

愛知県刈谷市豊田町2丁目1番地 株式会
社豊田自動織機製作所内

(74) 代理人 100074099

弁理士 大菅 義之

Fターム (参考) 5H730 AS01 AS02 BB13 BB14 DD04

DD21 EE08 EE59 FD01 FD31

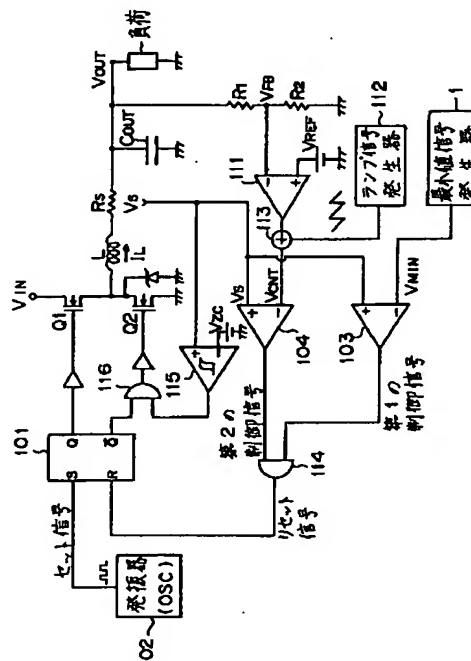
FF02

(54) 【発明の名称】 スイッチングレギュレータ

(57) 【要約】

【課題】 高い効率を維持しながら安定した直流電圧を生成するスイッチングレギュレータを提供する。

【解決手段】 スイッチング素子Q1がON状態であればコイル電流が増加して出力電圧が上昇し、OFF状態であればコイル電流が減少して出力電圧が低下する。スイッチング素子Q1は、フリップフロップ101の状態に従って駆動される。フリップフロップ101は、発振器102の出力によりセットされ、コイル電流に基づいてリセットされる。コイル電流が最小値信号Vminに対応する電流値よりも小さい期間は、スイッチング素子Q1はON状態を継続する。最小値信号Vminのレベルは、スイッチング素子Q1がON状態に制御されている期間は時間の経過とともに減少していく。



【特許請求の範囲】

【請求項 1】 スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持されるスイッチングレギュレータであって、

上記スイッチが ON 状態に制御されている期間、時間の経過とともにそのレベルが低下していく最小値信号を生成する生成手段と、

上記コイル電流が上記最小値信号よりも小さい期間、上記スイッチが OFF 状態に制御されることを阻止する阻止手段と、

を有するスイッチングレギュレータ。

【請求項 2】 スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持されるスイッチングレギュレータであって、

セット状態のときに上記スイッチを ON 状態に制御するための信号を出力し、リセット状態のときに上記スイッチを OFF 状態に制御するための信号を出力するラッチ回路と、

上記ラッチ回路をセット状態にするための周期信号を生成する発振器と、

上記スイッチが OFF 状態に制御されている期間は一定のレベルであり且つ上記スイッチが ON 状態に制御されている期間は時間の経過とともにそのレベルが低下していく第 1 の閾値信号を生成する第 1 の生成手段と、

出力電圧に基づいて第 2 の閾値信号を生成する第 2 の生成手段と、

上記コイル電流が上記第 1 および第 2 の閾値信号よりも大きくなったときに、上記ラッチ回路をリセットするための信号を生成するリセット回路と、

を有するスイッチングレギュレータ。

【請求項 3】 スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持されるスイッチングレギュレータであって、

上記スイッチが ON 状態に制御されている期間、入力信号と出力信号との差に基づいて最小値信号を生成する生成手段と、

上記コイル電流が上記最小値信号よりも小さい期間、上記スイッチが OFF 状態に制御されることを阻止する阻止手段と、

を有するスイッチングレギュレータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、与えられた直流電圧から所定の直流電圧を生成するスイッチングレギュレ

ータに係わる。

【0002】

【従来の技術】 与えられた直流電圧から所定の直流電圧を生成するスイッチングレギュレータは、DC/DC コンバータとも呼ばれ、様々な分野において利用されている。以下、既存のスイッチングレギュレータについて図面を参照しながら説明する。

【0003】 図 5 は、既存のスイッチングレギュレータの一例の回路図である。このスイッチングレギュレータは、一組のスイッチング素子 Q1 および Q2 を適切に駆動することによりコイル L を介して流れる電流（コイル電流 I_L ）を制御し、これにより出力電圧 V_{out} を一定の値に保持する構成である。

【0004】 一組のスイッチング素子 Q1 および Q2 は、基本的には、フリップフロップ 101 の状態に従って駆動される。具体的には、フリップフロップ 101 がセット状態であれば、スイッチング素子 Q1 および Q2 はそれぞれ ON 状態および OFF 状態に制御され、一方、フリップフロップ 101 がリセット状態であれば、スイッチング素子 Q1 および Q2 はそれぞれ OFF 状態および ON 状態に制御される。

【0005】 フリップフロップ 101 をセット状態にするための信号（セット信号）は、発振器（OSC）102 により生成される。一方、フリップフロップ 101 をリセットするための信号（リセット信号）は、出力電圧 V_{out} およびコイル電流 I_L に基づいて生成される。ここで、リセット信号は、第 1 の制御信号および第 2 の制御信号の論理和により生成される。

【0006】 第 1 の制御信号は、コンパレータ 103 を用いてコイル電流 I_L を表すコイル電流信号 V_s とコイル電流 I_L の最小値を規定する最小値信号 V_{min} とを比較することにより得られる。具体的には、コンパレータ 103 は、コイル電流 I_L が増加してコイル電流信号 V_s が最小値信号 V_{min} よりも大きくなると、第 1 の制御信号として「H」を出力する。なお、最小値信号 V_{min} は、固定値である。一方、第 2 の制御信号は、コンパレータ 104 を用いて上記コイル電流信号 V_s と出力電圧 V_{out} に基づいて生成される指令値信号 V_{cnt} とを比較することにより得られる。具体的には、コンパレータ 104 は、コイル電流 I_L が増加してコイル電流信号 V_s が指令値信号 V_{cnt} よりも大きくなると、第 2 の制御信号として「H」を出力する。

【0007】 上記構成のスイッチングレギュレータの動作は、以下の通りである。まず、発振器 102 から与えられるセット信号によりフリップフロップ 101 がセット状態になると、スイッチング素子 Q1 が ON 状態に制御されると共に、スイッチング素子 Q2 は OFF 状態に制御される。これにより、コイル電流 I_L が増加してゆき、それに伴って出力電圧 V_{out} は上昇する。そして、コイル電流 I_L が増加することにより、コイル電流信号

V_s が最小値信号 V_{min} よりも大きくなり、且つ、そのコイル電流信号 V_s が指令値信号 V_{cnt} よりも大きくなると、リセット信号が「H」になり、フリップフロップ101がリセットされる。

【0008】フリップフロップ101がリセットされると、スイッチング素子Q1がOFF状態に制御されると共に、スイッチング素子Q2はON状態に制御される。これにより、コイル電流 I_L が減少してゆき、それに伴って出力電圧 V_{out} は低下する。そして、上記動作を繰り返すことにより、出力電圧 V_{out} が一定の値に保持される。

【0009】

【発明が解決しようとする課題】上記構成において、コイル電流 I_L の最小値を規定する最小値信号 V_{min} は、負荷が要求する電流（負荷電流）が減少したときであってもこのスイッチングレギュレータが高い効率を維持できるようにするために設けられている。ここで、この効果は、以下の理由により得られる。

【0010】上記構成のスイッチングレギュレータにおいては、スイッチング素子Q1がON状態に制御されている期間は、コイル電流 I_L が増加してコイル電流信号 V_s が最小値信号 V_{min} よりも大きくなるまではフリップフロップ101がリセットされることはない。すなわち、スイッチング素子Q1がいったんターンオンされると、コイル電流 I_L が一定値以上に上昇するまではターンオフされることはない。このとき、コイル電流は負荷電流に対してやや過剰になり、その結果、出力電圧 V_{out} は、目標電圧（このスイッチングレギュレータが保持すべき電圧）よりも若干高い値にまで上昇する。

【0011】ここで、出力電圧 V_{out} が目標電圧よりも高くなっている期間は、コイル電流を流す必要がない。このため、この期間は、スイッチング素子Q1がON状態にならないように制御される。そして、これにより、フリップフロップ101はリセット状態を保持することになり、スイッチング素子Q1およびQ2のスイッチング動作は停止する。この結果、スイッチング素子Q1およびQ2のスイッチング回数が減少し、その損失が減少する。なお、この制御を実施するためには、例えば、発振器102により生成されるセット信号を阻止するためのゲート回路を設け、出力電圧 V_{out} が目標電圧よりも高くなったときにそのゲート回路を閉じるようにすればよい。

【0012】しかし、この方式では、入力電圧 V_{in} と出力電圧 V_{out} との差が小さい場合には、以下の問題が発生する。すなわち、コイル電流 I_L は、よく知られているように、スイッチング素子Q1がON状態の期間は、「 $V_{in} - V_{out}$ 」に比例して増加するので、この差が小さいと、コイル電流 I_L が最小値信号 V_{min} に対応する電流値にまで増加するために長い時間を要する。換言すれば、上記差が小さいと、スイッチング素子Q1がON

状態を保持する期間、すなわちコイル電流 I_L が流れ続ける時間が長くなる。この結果、出力電圧 V_{out} が目標電圧に対して過度に上昇し、そのリップルも大きくなってしまふ。

【0013】本発明の課題は、高い効率を維持しながら安定した直流電圧を生成するスイッチングレギュレータを提供することである。

【0014】

【課題を解決するための手段】本発明のスイッチングレギュレータは、スイッチ及びそのスイッチに接続するコイルを有し、そのコイルを介して流れるコイル電流に基づいて上記スイッチを制御することにより出力電圧が一定の値に保持される構成であり、上記スイッチがON状態に制御されている期間、時間の経過とともにそのレベルが低下していく最小値信号を生成する生成手段と、上記コイル電流が上記最小値信号よりも小さい期間、上記スイッチがOFF状態に制御されることを阻止する阻止手段とを有する。

【0015】上記構成において、コイル電流が最小値信号よりも小さい期間は、上記スイッチは、OFF状態に制御されることを阻止されるので、ON状態を保持する。これにより、そのコイル電流は少なくとも最小値信号により規定される電流値まで増加することになるので、出力電圧は十分に上昇する。ここで、出力電圧が十分に高い期間は、負荷に対してコイル電流を供給する必要がなくなるので、上記スイッチを駆動する必要がなくなる。この結果、スイッチにおける損失が少なくなる。

【0016】また、上記最小値信号は、時間の経過とともにそのレベルが低下していく。したがって、コイル電流の上昇速度が遅い場合であっても、コイル電流は一定時間内にその最小値信号よりも大きくなることができ、このため、スイッチは、一定時間内にOFF状態に制御されることになり、負荷にコイル電流が供給され続けることが回避される。この結果、出力電圧が必要以上に上昇すること、およびそれに伴って出力電圧のリップルが大きくなることが回避される。

【0017】

【発明の実施の形態】以下、本発明の実施形態について図面を参照しながら説明する。図1は、本発明の一実施形態のスイッチングレギュレータの回路図である。このスイッチングレギュレータは、図5に示した既存のスイッチングレギュレータをベースにして構成されており、最小値信号 V_{min} を生成するための最小値信号発生器1を追加することにより実現される。なお、「最小値信号 V_{min} 」はコイル電流 I_L の最小値を規定する値である。ここで、この最小値信号 V_{min} により規定される最小値は、コイル電流 I_L の増加を停止してもよいか否かを判断するための基準として使用される。例えば、コイル電流 I_L がその最小値よりも小さければ、リセット信号の生成を阻止することによりフリップフロップ101

のセット状態を継続させ、これによりスイッチング素子Q1をON状態に保持してコイル電流ILの増加を継続させる。

【0018】なお、最小値信号Vminは、図5に示した既存のスイッチングレギュレータにおいても同様の目的で使用されていたが、それは固定値であった。一方、本実施形態において使用する最小値信号Vminは、スイッチング素子Q1の状態に同期して変化する可変値である。

【0019】図2は、最小値信号発生器1の回路図である。この最小値信号発生器1は、フリップフロップ101のQ出力が与えられる。ここで、フリップフロップ101のQ出力は、スイッチング素子Q1を駆動するための制御信号（以下、Q信号）である。したがって、最小値信号発生器1は、スイッチング素子Q1と同期的に動作する。なお、スイッチング素子Q1は、Q信号が「H」であればON状態に制御され、Q信号が「L」であればOFF状態に制御される。

【0020】Q信号は、インバータ11により反転させられてスイッチ12に与えられる。ここで、スイッチ12は、例えば、nMOSトランジスタであり、「H」が与えられるとON状態に制御され、「L」が与えられるとOFF状態に制御される。したがって、スイッチ12は、Q信号が「H」であればOFF状態に制御され、Q信号が「L」であればON状態に制御される。

【0021】スイッチ12がON状態のときは、コンデンサ13が放電され、ノードAの電位は接地レベルに近い一定の値に保持される。これにより、カレントミラー回路を構成する2つのMOSトランジスタのゲートには一定の低い電位が与えられ、一定の小さな電流がそのカレントミラー回路を介して流れることになる。したがって、電流源14により生成された電流の大部分が抵抗Rを介して流れることになる。この結果、抵抗Rにおける電圧降下により出力端子に所定の電位が生成される。そして、この出力端子に生成される電位は、最小値信号Vminとして出力される。

【0022】一方、スイッチ12がOFF状態の時は、電流源15によりコンデンサ13が充電されてゆき、それに伴ってノードAの電位が徐々に上昇してゆく。そして、ノードAの電位の上昇に伴って、カレントミラーを構成する2つのMOSトランジスタのゲート電位も上昇し、カレントミラーに流れる電流が増大していく。したがって、電流源14により生成される電流のうち、カレントミラー回路を介して引き抜かれる電流が増大していくので、抵抗Rを介して流れる電流は減少していく。この結果、出力端子に生成される電位は、徐々に低下していくことになる。すなわち、最小値信号Vminのレベルは、時間の経過とともに徐々に低下していくことになる。

【0023】図3は、最小値信号発生器1の動作を説明

する図である。図3において、時刻T1以前はQ信号が「L」であるものとする。この場合、スイッチング素子Q1はOFF状態に制御され、また、最小値信号Vminは、一定のレベルに保持される。続いて、時刻T1においてQ信号が「L」から「H」に変化すると、スイッチング素子Q1はON状態に制御され、また、最小値信号Vminは、時間の経過とともにそのレベルが低下してゆく。ここで、この最小値信号Vminのレベルが低下する速度は、電流源16により生成される電流、コンデンサ13の容量、抵抗Rの抵抗値などにより決まる。

【0024】時刻T2においてQ信号が「H」から「L」に変化すると、スイッチング素子Q1は再びOFF状態に制御され、また、最小値信号Vminは、時刻T1以前のレベルに戻る。以降、この動作が繰り返される。このように、最小値信号Vminは、スイッチング素子Q1がOFF状態の期間は一定のレベルに保持され、スイッチング素子Q1がON状態の期間は、時間の経過に伴って低下していく関数となる。

【0025】次に、本実施形態のスイッチングレギュレータの全体構成を説明する。なお、図5を参照しながら言及した回路部分については、その説明を省略する。誤差アンプ111は、抵抗ネットワークを用いて出力電圧Voutを分圧することにより得られるフィードバック信号Vfbと、予め設定されている参照値信号Vrefとの差を増幅する。ランブ信号発生器112は、スイッチング素子Q1およびQ2のスイッチング動作に同期するランブ信号を生成する。ここで、ランブ信号は、そのレベルが直線的に上昇する期間（ランブアップ）、またはそのレベルが直線的に低下する期間（ランブダウン）の少なくとも一方を含む信号であり、フィードバック系の発振を抑えること等を目的として利用される。加算器113は、誤差アンプ111およびランブ信号発生器112の出力を互いに加算することにより、コンパレータ104に与えるべき指令値信号Vcntが生成される。そして、コンパレータ104は、この指令値信号Vcntとコイル電流ILを表すコイル電流信号Vsとを比較する。

【0026】コンパレータ103は、図2～図3を参照しながら説明した最小値信号Vminと上記コイル電流信号Vsとを比較する。そして、AND回路114は、コンパレータ103から出力される第1の制御信号、及びコンパレータ104から出力される第2の制御信号の論理和を求めることにより、リセット信号を生成する。なお、フリップフロップ101は、リセット信号が「H」のときにリセットされる。即ち、フリップフロップ101は、コイル電流信号Vsが最小値信号Vminよりも大きくなり、且つ、コイル電流信号Vsが指令値信号Vcntよりも大きくなったときに、リセットされる。

【0027】コンパレータ115は、コイル電流ILの逆流を検出すると、AND回路116を閉じる。これにより、スイッチング素子Q2がON状態に制御されるこ

とが阻止され、上記逆流が停止する。なお、「コイル電流 I_L の逆流」とは、コイル電流が出力端子からスイッチング素子 Q_1 及び Q_2 に向かう方向に流れること、または実質的にそれと同等のことをいう。

【0028】続いて、本実施形態のスイッチングレギュレータの動作を説明する。本実施形態のスイッチングレギュレータの動作は、基本的には、図5を参照しながら説明した既存のものと同じである。すなわち、本実施形態のスイッチングレギュレータは、発振器102により生成されるセット信号およびコイル電流 I_L に基づいて生成されるリセット信号に従ってスイッチング素子 Q_1 および Q_2 を制御し、その制御により出力電圧 V_{out} を一定の値に保持する。但し、図5に示した既存のスイッチングレギュレータでは最小値信号 V_{min} が固定値であったのに対し、本実施形態では、最小値信号 V_{min} はスイッチング素子 Q_1 の状態と同期して変化する。したがって、以下では、この点を中心に、図5に示した既存のスイッチングレギュレータと比較しながら本実施形態の動作を説明する。

【0029】図4(a)は、図5に示した既存のスイッチングレギュレータの動作を説明する図である。ここでは、時刻 T_1 以前は Q 信号が「L」であるものとする。この場合、時刻 T_1 以前は、スイッチング素子 Q_1 が OFF 状態であり、コイル電流 I_L が減少していくと共に、出力電圧 V_{out} も低下していく。そして、出力電圧 V_{out} が目標値を下回った後、時刻 T_1 においてフリップフロップ101のセット端子にセット信号が与えられると、 Q 信号は「L」から「H」へ変化する。このとき、この Q 信号の変化によりスイッチング素子 Q_1 が ON 状態に制御され、以降、コイル電流 I_L は直線的に増加してゆく。ここで、コイル電流 I_L の増加速度は、よく知られているように、入力電圧 V_{in} と出力電圧 V_{out} との差 ($V_{in} - V_{out}$) に比例する。したがって、もし、入力電圧 V_{in} が低下する等して上記差が小さくなると、図4(a)に示すように、コイル電流 I_L が最小値信号 V_{min} に対応する電流値にまで増加するのには長い時間を要する。換言すれば、上記差が小さいと、スイッチング素子 Q_1 が ON 状態を保持する期間、即ちコイル電流 I_L を負荷に供給し続ける時間が長くなる。これにより、出力電圧 V_{out} が目標電圧に対して過度に上昇し、そのリップルの大きくなってしまふ。

【0030】図4(b)は、本実施形態のスイッチングレギュレータの動作を説明する図である。本実施形態において、時刻 T_1 において Q 信号が「L」から「H」へ変化すると、スイッチング素子 Q_1 が ON 状態に制御されることにより、以降、コイル電流 I_L は直線的に増加してゆく。この点は、図4(a)に示した既存のスイッチングレギュレータの動作と同じである。ただし、本実施形態では、スイッチング素子 Q_1 が ON 状態に制御されている期間は、最小値信号 V_{min} のレベルが時間の経過と

共に低下していく。従って、図4(b)に示すように、コイル I_L の増加速度が遅かったとしても、そのコイル電流 I_L は、長い時間が経過する前に最小値信号 V_{min} に対応する電流値に達することになる。この実施例では、時刻 T_2 においてコイル電流 I_L が最小値信号 V_{min} に対応する電流値よりも大きくなっている。

【0031】コイル電流 I_L が最小値信号 V_{min} に対応する電流値よりも大きくなると、以降、コンパレータ103の出力である第1の制御信号が「H」になる。したがって、時刻 T_2 以降は、コンパレータ104の出力である第2の制御信号が「H」になると、そのことによってフリップフロップ101がリセットされる状態となる。そして、この実施例では、時刻 T_3 においてコイル電流信号 V_s が指令値信号 V_{cnt} よりも大きくなり、それによりフリップフロップ101がリセットされている。

【0032】フリップフロップ101がリセットされると、 Q 信号が「H」から「L」に変化し、これによってスイッチング素子 Q_1 が OFF 状態に制御されると共に、最小値信号 V_{min} は時刻 T_1 以前のレベルに戻る。ここで、スイッチング素子 Q_1 が OFF 状態に制御されると、コイル電流 I_L が減少していくと共に出力電圧 V_{out} も低下していく。そして、出力電圧 V_{out} が目標値を下回った後、時刻 T_4 においてフリップフロップ101のセット端子にセット信号が与えられると、 Q 信号は「L」から「H」へ変化する。この後、時刻 T_4 以降は、時刻 T_1 ～時刻 T_4 における動作が繰り返される。

【0033】このように、本実施形態においては、スイッチング素子 Q_1 が一定時間以上継続して ON 状態を保持することが回避され、コイル電流 I_L が必要以上に流れ続けることが回避される。これにより、出力電圧 V_{out} が目標電圧に対して過度に上昇してしまうことが回避され、出力電圧のリップルも大きくならない。

【0034】なお、上記構成のスイッチングレギュレータは、負荷電流に応じて使用するべき回路ユニットを切り替える構成ではないので、好適なロードレギュレーション特性が得られる。また、上記実施例では、スイッチング素子 Q_1 が ON 状態に制御されている期間に最小値信号 V_{min} のレベルが時間の経過とともに低下していく構成を示したが、他の形態により同様の効果を得ることもできる。例えば、入力電圧 V_{in} と出力電圧 V_{out} との差に基づいて最小値信号 V_{min} のレベルを設定するようにしてもよい。この場合、上記差が小さいときに最小値信号 V_{min} のレベルを低くすればよい。

【0035】さらに、上記実施例では、降圧型のスイッチングレギュレータを採り上げているが、昇圧型のスイッチングレギュレータにも適用可能である。

【0036】

【発明の効果】本発明によれば、小さな負荷電流に対しても高い効率を維持できるスイッチングレギュレータに

において、リップルの小さい安定した直流電圧を生成できる。

【図面の簡単な説明】

【図1】本発明の一実施形態のスイッチングレギュレータの回路図である。

【図2】最小値信号発生器の回路図である。

【図3】最小値信号発生器の動作を説明する図である。

【図4】(a) および(b) は、それぞれ、図5に示した既存のスイッチングレギュレータおよび本実施形態のスイ

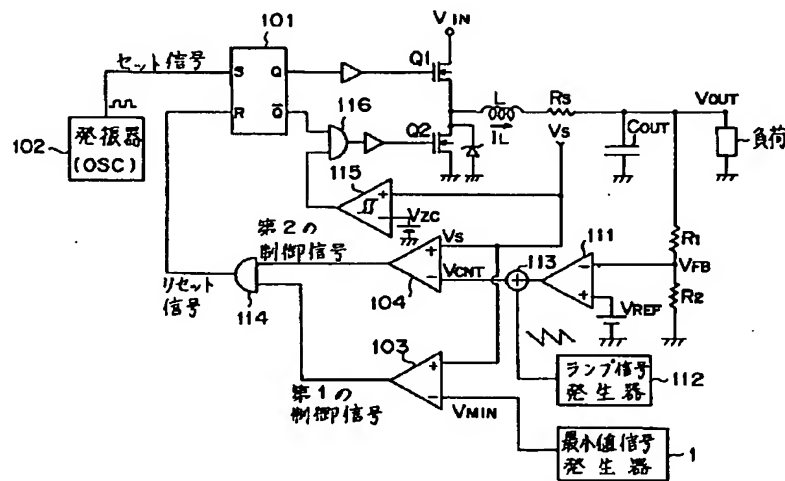
* ッチングレギュレータの動作を説明する図である。

【図5】既存のスイッチングレギュレータの一例の回路図である。

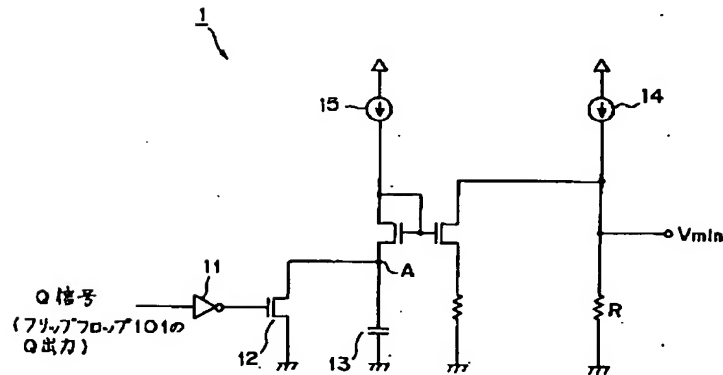
【符号の説明】

- 1 最小値信号発生器
- 101 フリップフロップ
- 102 発振器
- 103 コンパレータ
- 104 コンパレータ

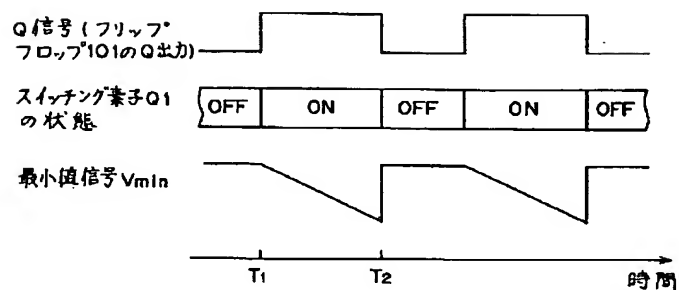
【図1】



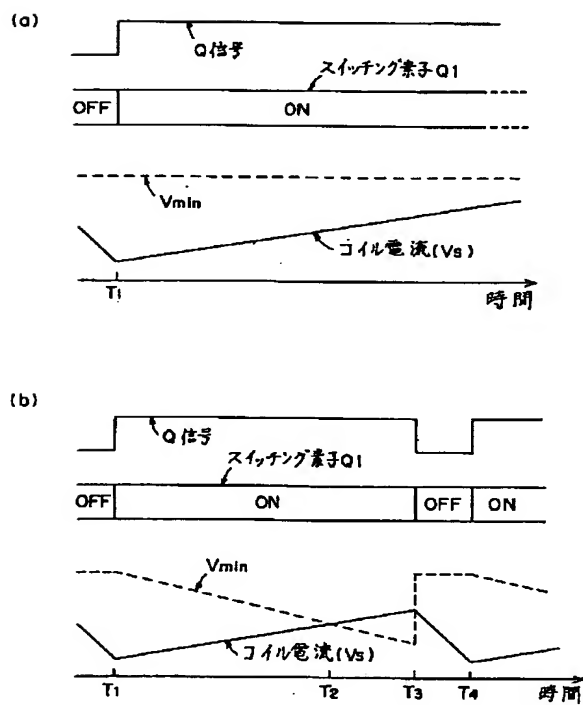
【図2】



【図3】



【図4】



【図5】

